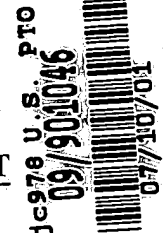


Docket No.: 50090-308

PATENT



IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Application of

Akio UENISHI

Serial No.:

Filed: July 10, 2001

For: SEMICONDUCTOR DEVICE

:
:
:
:
: Group Art Unit:
:
: Examiner:
:

Stephen
AD3
, 0 - 11 - 01

**CLAIM OF PRIORITY AND
TRANSMITTAL OF CERTIFIED PRIORITY DOCUMENT**

Commissioner for Patents
Washington, DC 20231

Sir:

In accordance with the provisions of 35 U.S.C. 119, Applicants hereby claim the priority of:

Japanese Patent Application No. 2000-377,581, filed December 12, 2000

cited in the Declaration of the present application. A Certified copy is submitted herewith.

Respectfully submitted,

MCDERMOTT, WILL & EMERY

Stephen A. Becker
Registration No. 26,527

600 13th Street, N.W.
Washington, DC 20005-3096
(202) 756-8000 SAB:prp
Date: July 10, 2001
Facsimile: (202) 756-8087

G 416W4

50090-308
VENISHI
July 10, 2001

日 本 国 特 許 庁

PATENT OFFICE
JAPANESE GOVERNMENT

McDermott, Will & Emery

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

1c978 U.S. PRO
09/901046
07/10/01

出 願 年 月 日

Date of Application:

2000年12月12日

出 願 番 号

Application Number:

特願2000-377581

出 願 人

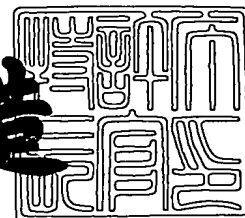
Applicant (s):

三菱電機株式会社

2001年 3月23日

特許庁長官
Commissioner,
Patent Office

及 川 耕 造



出証番号 出証特2001-3021801

【書類名】 特許願

【整理番号】 528201JP01

【提出日】 平成12年12月12日

【あて先】 特許庁長官殿

【国際特許分類】 H01L 23/36
H01L 27/04

【発明者】

【住所又は居所】 東京都千代田区丸の内二丁目2番3号 三菱電機株式会社
社内

【氏名】 上西 明夫

【特許出願人】

【識別番号】 000006013

【氏名又は名称】 三菱電機株式会社

【代理人】

【識別番号】 100082175

【弁理士】

【氏名又は名称】 高田 守

【電話番号】 03-5379-3088

【選任した代理人】

【識別番号】 100066991

【弁理士】

【氏名又は名称】 葛野 信一

【電話番号】 03-5379-3088

【選任した代理人】

【識別番号】 100106150

【弁理士】

【氏名又は名称】 高橋 英樹

【電話番号】 03-5379-3088

【選任した代理人】

【識別番号】 100108372

【弁理士】

【氏名又は名称】 谷田 拓男

【電話番号】 03-5379-3088

【手数料の表示】

【予納台帳番号】 049397

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体装置

【特許請求の範囲】

【請求項 1】 半導体基板と、この半導体基板上に設けられた第 1 の絶縁層と、この第 1 の絶縁層上に設けられたポリシリコンからなる抵抗層と、この抵抗層上に設けられた第 2 の絶縁層と、この第 2 の絶縁層上に設けられた高熱伝導材からなる高熱伝導材層と、上記第 2 の絶縁層上に設けられ上記抵抗層に接続された一対の端子配線とを有し、上記第 2 の絶縁層の厚さを上記抵抗層の厚さより薄くしたことを特徴とする半導体装置。

【請求項 2】 半導体基板と、この半導体基板上に設けられた第 1 の絶縁層と、この第 1 の絶縁層上に設けられたポリシリコンからなる抵抗層と、この抵抗層上に設けられた第 2 の絶縁層と、この第 2 の絶縁層上に設けられた高熱伝導材からなる高熱伝導材層と、上記第 2 の絶縁層上に設けられ上記抵抗層に接続された一対の端子配線とを有し、上記高熱伝導材層の厚さを上記抵抗層の厚さより厚くしたことを特徴とする半導体装置。

【請求項 3】 高熱伝導材層の厚さを抵抗層の厚さの 2 倍以上としたことを特徴とする請求項 2 記載の半導体装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

この発明は、半導体装置、特に半導体基板上に絶縁層を介してポリシリコンからなる抵抗層を形成している半導体装置に関するものである。

【0002】

【従来の技術】

図 5 は、ポリシリコン抵抗を有する従来の集積回路の概略構成を示す断面図である。この図において、1 は半導体基板であるシリコン基板、2 はシリコン基板 1 上に形成されたフィールド酸化膜や層間絶縁膜などからなる絶縁膜、3 は絶縁膜 2 中に形成されたポリシリコンからなる抵抗層、4 A、4 B は抵抗層 3 の端子配線で、絶縁膜 2 上に形成されると共に、それぞれ接続部 5 A、5 B によって抵

抗層 3 と接続されている。

【0 0 0 3】

【発明が解決しようとする課題】

従来の抵抗層を有する半導体装置は、以上のように構成されており、抵抗層 3 で発生した熱は、抵抗層 3 の下面の絶縁膜 2 を経てシリコン基板 1 に放熱されるが、抵抗層 3 の下面の絶縁膜 2 は $0.5\mu\text{m}$ 程度と厚いため、十分に熱伝達されず、瞬時的なサージ電力に対する耐性が弱いという問題点があった。

具体的には、 3mW 程度のステップ電力を消費した場合の抵抗層 3 の温度上昇シミュレーション結果を、図 3 の曲線 a に示すように、単位消費電力当たりの温度上昇が $1\mu\text{s}$ で 2200deg/W と大きな過渡熱インピーダンスを示した。

また、 200pF のコンデンサからの放電による ESD (Electro Static Discharge) シミュレーション結果を、図 4 の曲線 a に示すように、通電後、 700ns 程度で急激に温度が上昇し、 2000K を超える状態となって熱的な破壊に至っている。

近年、微細加工技術の進歩によるトランジスタの小型化に伴って、抵抗層 3 も薄膜化しているため、更に耐性が低下する傾向にある。

【0 0 0 4】

この発明は、このような問題点に対処するためになされたもので、抵抗層を有する集積回路等のサージ電力に対する耐性を改善することのできる半導体装置を提供することを目的とする。

【0 0 0 5】

【課題を解決するための手段】

この発明に係る半導体装置は、半導体基板と、この半導体基板上に設けられた第 1 の絶縁層と、この第 1 の絶縁層上に設けられたポリシリコンからなる抵抗層と、この抵抗層上に設けられた第 2 の絶縁層と、この第 2 の絶縁層上に設けられた高熱伝導材からなる高熱伝導材層と、第 2 の絶縁層上に設けられ抵抗層に接続された一対の端子配線とを有し、第 2 の絶縁層の厚さを抵抗層の厚さより薄くしたものである。

【0 0 0 6】

この発明に係る半導体装置は、また、半導体基板と、この半導体基板上に設けられた第1の絶縁層と、この第1の絶縁層上に設けられたポリシリコンからなる抵抗層と、この抵抗層上に設けられた第2の絶縁層と、この第2の絶縁層上に設けられた高熱伝導材からなる高熱伝導材層と、第2の絶縁層上に設けられ抵抗層に接続された一对の端子配線とを有し、高熱伝導材層の厚さを抵抗層の厚さより厚くしたものである。

【0007】

この発明に係る半導体装置は、また、高熱伝導材層の厚さを抵抗層の厚さの2倍以上としたものである。

【0008】

【発明の実施の形態】

実施の形態1.

以下、この発明の実施の形態1を図にもとづいて説明する。

図1は、実施の形態1の概略構成を示す断面図である。この図において、1は半導体基板であるシリコン基板、2はシリコン基板1上に形成されたフィールド酸化膜や層間絶縁膜などからなる絶縁層、3は絶縁層2中に形成されたポリシリコンからなる抵抗層、4A、4Bは抵抗層3の端子配線で、絶縁層2上に形成されると共に、それぞれ接続部5A、5Bによって抵抗層3と接続されている。

6は抵抗層3の上方に薄い絶縁層2Aを介して形成された高熱伝導材からなる高熱伝導材層で、アルミニウム(Al)またはその合金によって形成されている。

なお、T1は抵抗層3の下面に設けられている絶縁層2(シリコン酸化膜)の厚さで、例えば $0.5\mu\text{m}$ とされている。また、T2は抵抗層3の厚さで、例えば $0.15\mu\text{m}$ とされている。T3は抵抗層3と高熱伝導材層6との間の絶縁層2A(シリコン酸化膜)の厚さ、T4は高熱伝導材層6の厚さである。T3及びT4の具体的内容については後述する。

【0009】

実施の形態1は以上のように構成されているため、抵抗層3で発生した熱は、抵抗層3の下面の絶縁層2を経てシリコン基板1に放熱される経路に加えて、抵抗層3の上面の薄い絶縁層2Aを経て高熱伝導材層6に至る経路ができるため、

高熱伝導材層 6 の熱容量により、高熱伝導材層 6 に熱が溜まるまでの間、サージ電力による抵抗層 3 からの熱を一時的に吸収することができ、サージ電力に対する耐性を改善することができる。

この場合、サージ電流のパルス幅は $0.2 \mu s$ 前後の場合が多いので、抵抗層 3 で発生した熱が、上記の時間程度で絶縁層 2 A を通過して高熱伝導材層 6 に達し、更に、高熱伝導材層 6 がその後の吸熱作用を維持するためには、絶縁層 2 A の厚さ T_3 が重要な要素となる。

【 0 0 1 0 】

一般的な IC プロセスで使用される層間膜と同様に、絶縁層 2 A の厚さ T_3 を例えば $0.5 \mu m$ とした場合、熱の通過時間は $1 \mu s$ 程度であるため、上記のサージ電流のパルス幅に対しては厚すぎて十分な効果が期待できない。

また、高熱伝導材層 6 に伝達された熱は、サージ電流のパルス幅が狭いために、横方向にはほとんど広がらず、従って厚さで吸熱をカバーする必要がある。

【 0 0 1 1 】

図 3 及び図 4 は、実施の形態 1 の構成を明確にすると共に、その効果を確認するために求めた温度上昇シミュレーション結果及び ESD シミュレーション結果を示す特性図で、図 1 に示す構造で、例えば、 $T_1 = 0.5 \mu m$ 、 $T_2 = 0.15 \mu m$ としたものにおいて、 T_3 と T_4 の厚さを種々の値に設定した場合のそれぞれの特性を示すものである。即ち、これらの特性図において、曲線 b は $T_4 = 1 \mu m$ 、 $T_3 = 0.2 \mu m$ としたもの、曲線 c は $T_4 = 0.2 \mu m$ 、 $T_3 = 0.1 \mu m$ としたもの、曲線 d は $T_4 = 0.45 \mu m$ 、 $T_3 = 0.1 \mu m$ としたもの、曲線 e は $T_4 = 1 \mu m$ 、 $T_3 = 0.1 \mu m$ と設定したものである。

図 4 の曲線 c、d、e に見られるように、抵抗層上面の絶縁層 2 A の厚さ T_3 を、抵抗層 3 の厚さ $T_2 = 0.15 \mu m$ より薄い $T_3 = 0.1 \mu m$ とした場合は、いずれもピーク温度が $1400 K$ 程度に低下して永久破壊には至らないが、曲線 b に示すように、 $T_3 = 0.2 \mu m$ と抵抗層 3 の厚さより厚くした場合は、急激な温度上昇が発生して永久破壊し、耐性の弱いことが分かる。

【 0 0 1 2 】

また、高熱伝導材層 6 の Al の厚さ T_4 については、抵抗層 3 の厚さより厚い T

4 = 0.2 μ m 以上としたものは、曲線 c ($T_4 = 0.2 \mu$ m)、曲線 d ($T_4 = 0.45 \mu$ m)、曲線 e ($T_4 = 1 \mu$ m) に示すように、いずれも永久破壊に至らない結果が得られている。

また、曲線 c と d と e との比較では、Al の厚さ T_4 を抵抗層 3 の厚さ T_2 の 2 倍以上である 0.45 μ m とした d あるいは 1 μ m とした e が、c に比してピーク温度が 200 K 近く低くなっており、効果が大きい。更に、また、上記の各ケースにおける過渡熱インピーダンス特性を図 3 から見てみると、図 4 で永久破壊に至っている曲線 b 及び従来技術の曲線 a が、0.4 μ s までの瞬時的な温度上昇が大になっており、この時点までの特性が ESD 破壊をするかどうかに関係していることが読み取れる。

【0013】

以上の結果から実施の形態 1 は、サージ電力吸収の十分な効果を得るための構成として、絶縁層 2 A の厚さ T_3 を、抵抗層 3 の厚さ T_2 より薄くすると共に、高熱伝導材層 6 の厚さ T_4 を T_2 より厚くする、特に T_2 の 2 倍以上の厚さにすることが好ましいとの結論を得た。

なお、高熱伝導材層 6 は Al またはその合金で構成しているが、これに限られるものではなく、銅や、ポリ・アモルファスシリコン等で構成しても同様な効果を期待することができる。また、高熱伝導材層 6 の上に更に絶縁層を介して配線層を設け、多層配線構造にしても同様な効果を期待することができる。

更に、また、図 2 に示すように、高熱伝導材層 6 を抵抗層 3 の直上だけでなく、抵抗層 3 よりも幅の広い構造とすれば、熱容量を更に増加することができる。

また、高熱伝導材層 6 を Al 等の端子配線 4 A、4 B と共用する場合には、グラウンド・電源配線領域や入出力パッドの一部として用いることにより、高熱伝導材層 6 の面積を増加することができるため、ESD のような極めて短時間のサージ電力に対する耐性に加えて、ミリ秒程度の比較的長時間にわたるサージ電力に対する耐性をも改善することができる。

【0014】

【発明の効果】

この発明に係る半導体装置は、以上のように構成されているため、抵抗層を有

する半導体装置の瞬時的なサージ電力に対する耐性を改善することができる。

【図面の簡単な説明】

【図 1】 この発明の実施の形態 1 の概略構成を示す断面図である。

【図 2】 実施の形態 1 の他の構成例を示す平面図である。

【図 3】 抵抗層を有する半導体装置の温度上昇シミュレーション結果を示す特性図である。

【図 4】 抵抗層を有する半導体装置の E S D シミュレーション結果を示す特性図である。

【図 5】 従来の半導体装置の概略構成を示す断面図である。

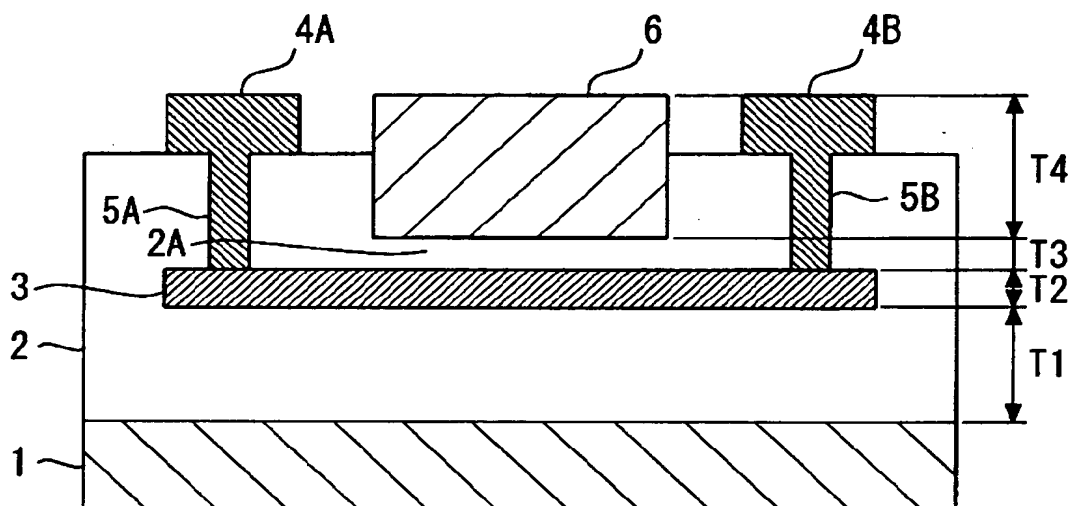
【符号の説明】

1 シリコン基板、 2, 2 A 絶縁層、 3 抵抗層、 4 A, 4 B
端子配線、 5 A, 5 B 接続部、 6 高熱伝導材層。

【書類名】

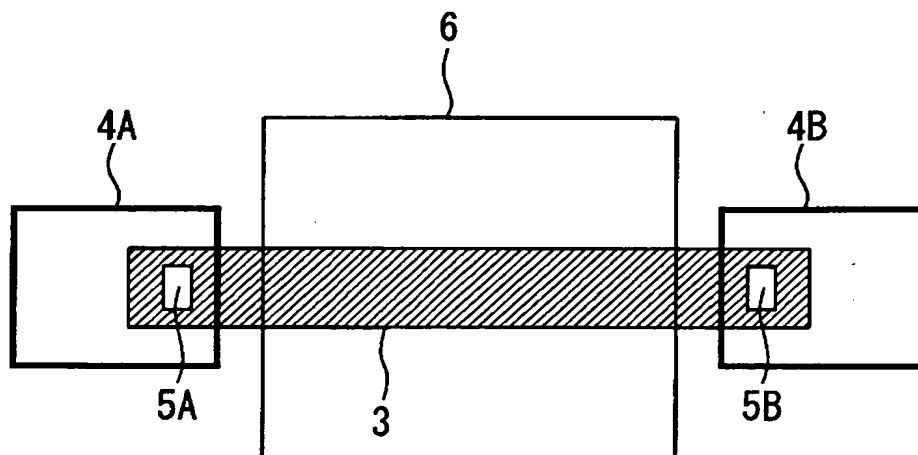
図面

【図 1】

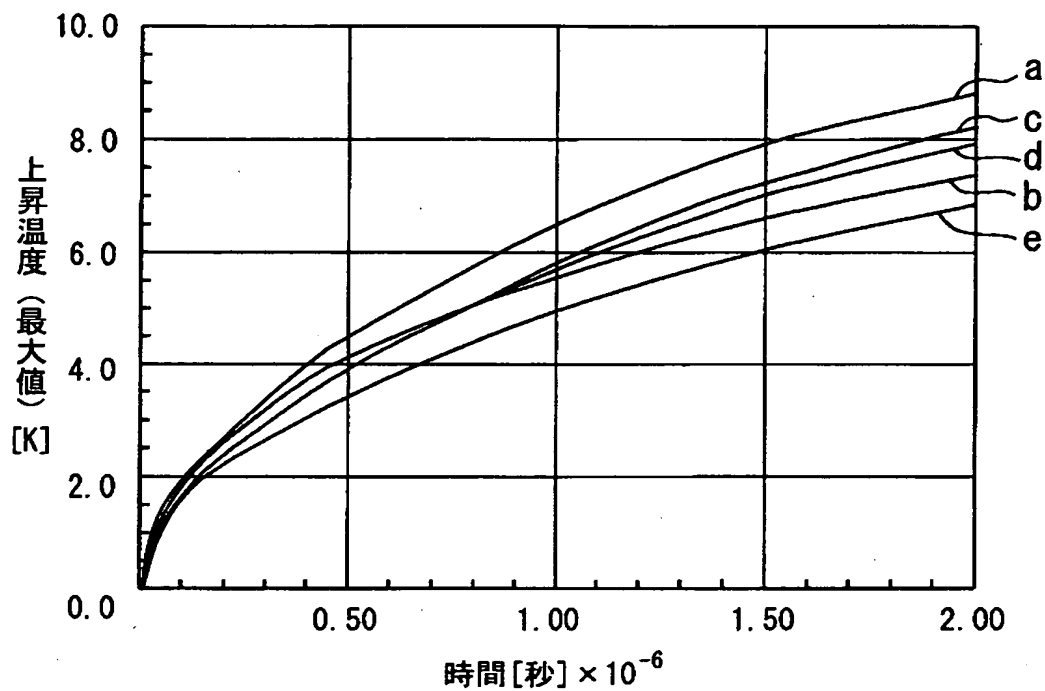


- 1: シリコン基板
- 2, 2A: 絶縁層
- 3: 抵抗層
- 4A, 4B: 端子配線
- 5A, 5B: 接続部
- 6: 高熱伝導材層

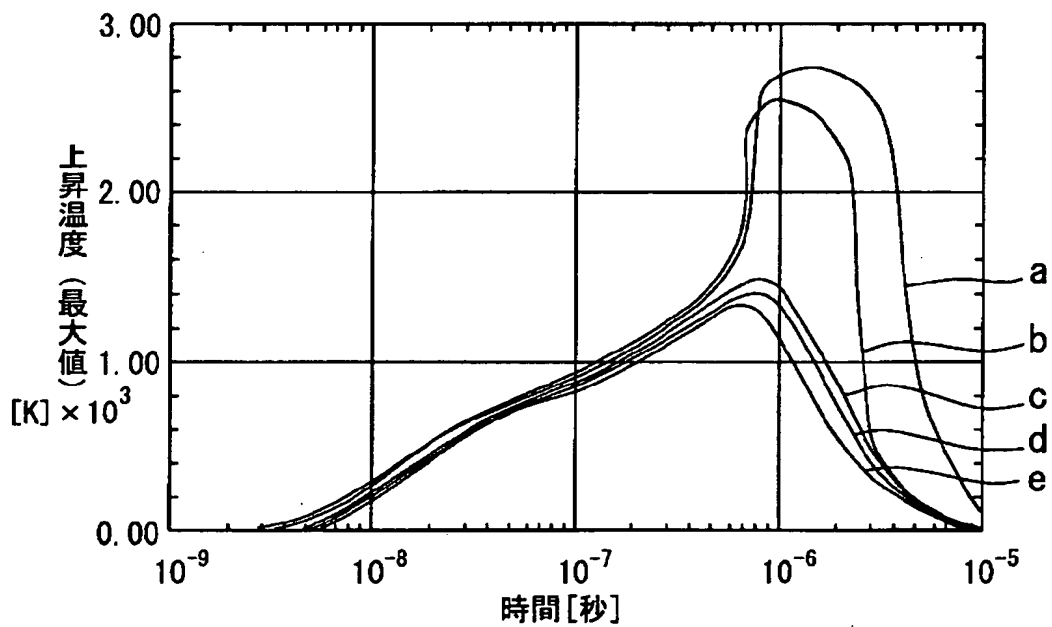
【図 2】



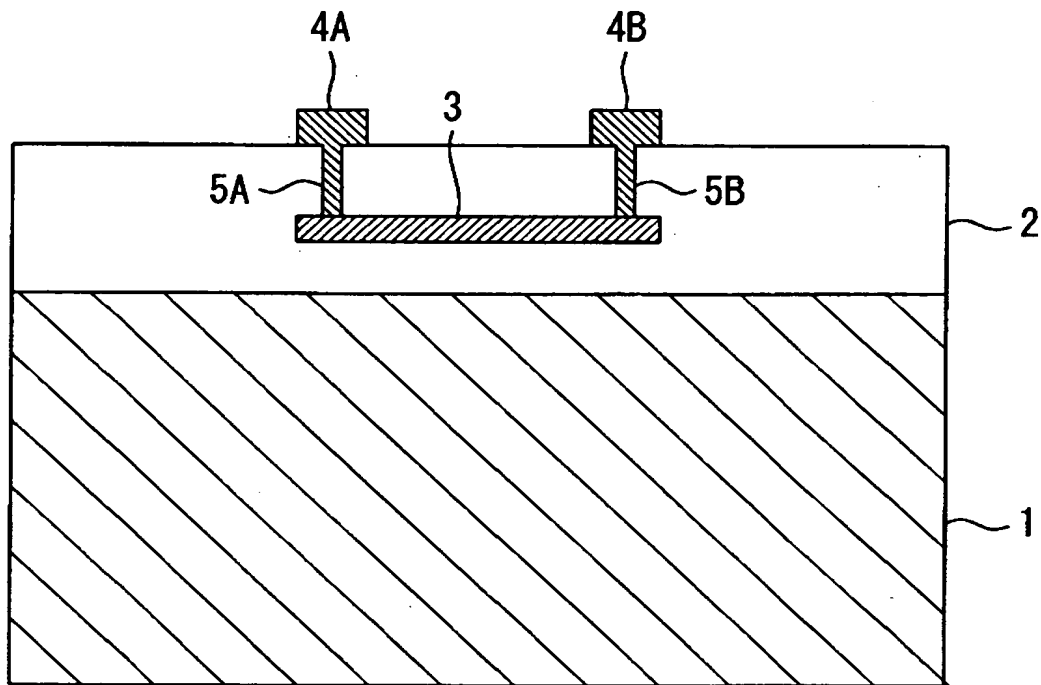
【図 3】



【図 4】



【図 5】



【書類名】 要約書

【要約】

【課題】 抵抗層を有する半導体装置の瞬時的なサージ電力に対する耐性を改善する。

【解決手段】 半導体基板 1 と、この半導体基板 1 上に設けられた第 1 の絶縁層 2 と、この第 1 の絶縁層 2 上に設けられたポリシリコンからなる抵抗層 3 と、この抵抗層 3 上に設けられた第 2 の絶縁層 2 A と、この第 2 の絶縁層 2 A 上に設けられた高熱伝導材からなる高熱伝導材層 6 と、第 2 の絶縁層 2 A 上に設けられ抵抗層 3 に接続された一对の端子配線 4 A、4 B とを有し、第 2 の絶縁層 2 A の厚さ T_3 を抵抗層 3 の厚さ T_2 より薄くした構成とする。

【選択図】 図 1

出 願 人 履 歴 情 報

識別番号 [0 0 0 0 0 6 0 1 3]

1. 変更年月日	1 9 9 0 年 8 月 2 4 日
[変更理由]	新規登録
住 所	東京都千代田区丸の内 2 丁目 2 番 3 号
氏 名	三菱電機株式会社